

Docket No.: 61352-057

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of	:	Customer Number: 20277
	:	
Michihito UEDA, et al.	:	Confirmation Number:
	:	
Serial No.:	:	Group Art Unit:
	:	
Filed: November 05, 2003	:	Examiner:
	:	
For: STOCHASTIC PROCESSOR AND STOCHASTIC COMPUTER USING THE SAME	:	

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Mail Stop Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. 2002-322246, filed November 6, 2002

A Certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY



Michael E. Fogarty
Registration No. 36,139

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 MEF:prg
Facsimile: (202) 756-8087
Date: November 5, 2003

日本国特許庁
JAPAN PATENT OFFICE

61352-057
Ueda et al.
Nov. 5, 2003

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年11月6日
Date of Application:

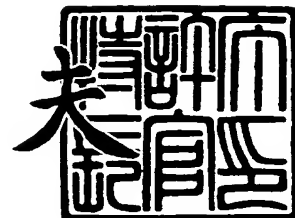
出願番号 特願2002-322246
Application Number:
[ST. 10/C]: [JP 2002-322246]

出願人 松下電器産業株式会社
Applicant(s):

2003年9月24日

特許庁長官
Commissioner,
Japan Patent Office

今井 康夫



出証番号 出証特2003-3078189

【書類名】 特許願

【整理番号】 2030240076

【提出日】 平成14年11月 6日

【あて先】 特許庁長官殿

【国際特許分類】 G08C 13/00

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
 会社内

 【氏名】 上田 路人

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
 会社内

 【氏名】 能澤 克弥

【発明者】

 【住所又は居所】 京都府京都市左京区浄土寺西田町 3 7

 【氏名】 宗像 豊哲

【特許出願人】

 【識別番号】 000005821

 【氏名又は名称】 松下電器産業株式会社

【代理人】

 【識別番号】 100097445

 【弁理士】

 【氏名又は名称】 岩橋 文雄

【選任した代理人】

 【識別番号】 100103355

 【弁理士】

 【氏名又は名称】 坂口 智康

**【選任した代理人】****【識別番号】** 100109667**【弁理士】****【氏名又は名称】** 内藤 浩樹**【手数料の表示】****【予納台帳番号】** 011305**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 9809938

【書類名】 明細書

【発明の名称】 確率型演算素子及びこれを用いた確率型演算装置

【特許請求の範囲】

【請求項 1】 カオスを発生する揺らぎ発生器と、
前記揺らぎ発生器の出力と、アナログまたは少なくとも 3 値以上の多値情報である入力信号とを合成するミキサーと前記ミキサーの出力値を閾値処理する閾値処理器とを具備する確率型演算素子であって、
前記揺らぎ発生器はテント写像のカオスを発生することを特徴とする確率型演算素子。

【請求項 2】 前記閾値処理器の 2 値出力信号の立上り及びまたは立下りでパルスが発生する変分検出器をさらに具備した請求項 1 に記載の確率型演算素子。

【請求項 3】 確率型演算素子の前記閾値処理器出力パルス数をカウントするカウンタをさらに具備する請求項 1 に記載の確率型演算素子。

【請求項 4】 確率型演算素子の前記閾値処理器出力パルスの電荷量を積分するカウンタをさらに具備する請求項 1 に記載の確率型演算素子。

【請求項 5】 確率型演算素子の前記変分検出器出力パルス数をカウントするカウンタを具備する請求項 2 に記載の確率型演算素子。

【請求項 6】 確率型演算素子の前記変分検出器出力パルスの電荷量を積分するカウンタをさらに具備する請求項 2 に記載の確率型演算素子。

【請求項 7】 前記揺らぎ発生器により発生されるカオスの最大値を w_{\max} とし、
前記入力信号の最大値を V_{\max} 、最小値を V_{\min} とするとき、
前記閾値処理器の閾値 T が V_{\max} 以上の値であって、且つ w_{\max} が T と V_{\min} の差の 1.5 倍以上であることを特徴とする請求項 1 に記載の確率型演算素子。

【請求項 8】 さらに T が V_{\max} と等しく、且つ w_{\max} が閾値 T と前記入力信号の最小値 V_{\min} の差の 1.5 倍に等しい請求項 7 に記載の確率型演算素子。

【請求項 9】 前記揺らぎ発生器により発生されるカオスの最大値を w_{\max} とし、
前記入力信号の最大値を V_{\max} 、最小値を V_{\min} とするとき、

前記閾値処理器の閾値 T が $(2w_{\max}/3+V_{\max})$ 以上で且つ $(w_{\max}+V_{\min})$ 以下であることを特徴とする請求項 1 に記載の確率型演算素子。

【請求項 10】 さらに T が $(3V_{\max}+4V_{\min})$ に等しく、 w_{\max} が $3(V_{\max}-V_{\min})$ に等しい請求項 9 に記載の確率型演算素子。

【請求項 11】 請求項 3 または請求項 5 に記載の確率型演算素子を複数具備し且つこれらの出力が同じ配線へ出力され、その出力パルス数の総和を演算するカウンタを具備したことを特徴とする確率型演算装置。

【請求項 12】 請求項 4 または請求項 6 に記載の確率型演算素子を複数具備し且つこれらの出力が同じ配線へ出力され、その出力パルスの総電荷量を検出するカウンタを具備したことを特徴とする確率型演算装置。

【請求項 13】 前記配線の出力接続部の間に遅延回路を具備することを特徴とする請求項 11 または請求項 12 に記載の確率型演算装置。

【請求項 14】 入力ベクトルと参照ベクトルの個々の要素間の距離を演算する距離演算器を具備し、且つ前記距離演算器の出力を入力とする請求項 11 または請求項 12 に記載の確率型演算装置。

【請求項 15】 さらに前記参照ベクトルが複数である請求項 14 に記載の確率型演算装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、確率型演算装置に関し、確率的に演算を実行する確率型演算素子を用いることで、特に M P E G エンコーディング処理や画像認識処理で必須の演算であるベクトルマッチングを高速に演算することができる確率型演算装置を提供するものである。

【0002】

【従来の技術】

近年のパーソナルコンピュータ (P C) の普及に見られるように、半導体素子も家庭内での使用も大幅に普及してき、単なる数値演算のみならず、インターネット、メールや画像処理など、個人的な用途での使用分野が増加しつつある。

【0003】

しかしながら、これほど高速に演算できるようになったPCにおいても、全ての演算に対して十分な速度が得られているわけではない。例えば、人の発する声や言語を認識したり、カメラに写った人が誰であることを認識するといった処理は、膨大な量の演算を行う必要があるため、実時間の処理は困難である。

【0004】

このような認識処理の基本は、記憶されている音声や顔などの情報をベクトル化して記憶しておき、入力情報を同様にベクトル化してこれらの類似を検出し、どれに最も近いかという演算を行うことである。このようなベクトル比較処理は、連想メモリや、ベクトル量子化、動き予測等のパターン認識や、データ圧縮等の幅広い情報処理に利用され得る基本的な処理である。

【0005】

このようなベクトル比較はいずれの用途においても膨大な演算量であり、また従来のPCに代表されるノイマン型コンピュータでは、その原理として全てのベクトル比較演算を一旦終了しないと、どれが一番近いかを抽出できず、結果として非常に時間を要してしまう。

【0006】

このような複数の数値間の「近さ」を高速に演算する新概念の従来の装置として、非特許文献1が挙げられる。

【0007】

図22には、上記従来例の確率型演算装置の構成を示した。

【0008】

図22の確率型演算素子は、デジタルデータの一致／不一致を確率的に演算する装置である。入力データ101と記憶データ103が一致する場合（両者とも1または両者とも0の場合）は次のXNOR回路により1が出力される。XNOR回路の次にはパルス幅がカオス的に変化するPWMカオス発生器が接続されている。ここでPWMカオスが発生した後、ある時間後にラッチ信号105を入力すると、そのときの入力が保持される。ラッチ回路にはカオス的に幅が変動する信号が入力されているので、ラッチ回路が保持する値がHighとなる動作は確

率的動作となる。そしてHighが保持されるとスイッチ109がONとなり電流源107により電流が供給される。これら電流の総和を検出し、上位抽出回路111により比較することで、入力データ101の群と記憶データ103の群が近いものほど電流が確率的に大きく検出されるので、ベクトル間の近さ（この場合ハミング距離）を確率的に演算することができるのである。なお、上記従来技術例に用いられるカオスは図23の写像マップに示されるような、いわゆるロジスティック・カオスを用いるとしている。

【0009】

【非特許文献1】

IEICE Transactions on Electronics,
Vol. E84-C, No. 12, December 200, pp1
723-1729に記載の”A CMOS Stochastic Assoc
iative Processor Using PWM Chaotic S
ignals.

【0010】

【発明が解決しようとする課題】

しかしながら、上記従来技術例の確率型演算装置は、まず第1にデジタル情報の比較であるために、必ずしも現在のデジタル・シグナル・プロセッサに対して、優位な演算を実行できるものではなかった。

【0011】

また第2にカオスとしてロジスティックカオスを用いていたが、これを用いることが確率的演算となりうるかの検証がなされておらず、素子の動作信頼性に課題があった。

【0012】

また第3に、カオスの幅や閾値（ラッチ時間）などが試行錯誤的であり、どのように素子を設計し駆動すればよいかが曖昧であった。

【0013】

【課題を解決するための手段】

以上の課題を解決するため、本発明の第1の発明の確率型演算素子は、カオス

を発生する揺らぎ発生器の出力と、アナログまたは少なくとも3値以上の多値情報である入力信号とをミキサーで合成しこれを閾値処理することで確率演算を実行し、且つカオスとしてテント写像のカオスを用いることで線形な確率演算を実行できるものである。

【0014】

また、本発明の第2の発明の確率型演算素子は、揺らぎ発生器により発生されるカオスの最大値を w_{\max} とし、前記入力信号の最大値を V_{\max} 、最小値を V_{\min} とすると、閾値処理器の閾値 T が V_{\max} 以上の値であって、且つ w_{\max} が T と V_{\min} の差の1.5倍以上とすることで線形演算を確実に実行できるものである。

【0015】

また、本発明の第3の発明の確率型演算素子は、さらに T が V_{\max} と等しく、且つ w_{\max} が閾値 T と前記入力信号の最小値 V_{\min} の差の1.5倍に等しくすることで第2の発明の確率型演算素子のパルスの発生効率を最大限にできるものである。

【0016】

また、本発明の第4の発明の確率型演算素子は、揺らぎ発生器により発生されるカオスの最大値を w_{\max} とし、閾値処理器の閾値 T が $(2w_{\max}/3+V_{\max})$ 以上で且つ $(w_{\max}+V_{\min})$ 以下とすることで、第2の発明の確率型演算素子とは逆向きに線形なパルス発生を実現できるものである。

【0017】

また、本発明の第5の発明の確率型演算素子は、 T が $(3V_{\max}+4V_{\min})$ に等しく、 w_{\max} が $3(V_{\max}-V_{\min})$ に等しくすることで第4の発明の確率型演算素子のパルス発生効率を最大限にすることができる。

【0018】

また、本発明の第6の発明の確率型演算装置は、複数の確率型演算素子の出力を同一の配線に出力し、且つ出力接続部の間に遅延回路を具備することで一つのカウンタで複数の入力信号の総和に対応するカウント数を取得できる確率型演算装置を提供するものである。

【0019】

また、本発明の第7の発明の確率型演算装置は、入力ベクトルと参照ベクトル

の個々の要素間の距離を演算する距離演算器を具備しその出力を第6の発明の確率型演算装置に入力することでベクトル間の距離演算を実行できる確率型演算装置を提供できるものである。

【0020】

【発明の実施の形態】

(実施の形態1)

以下、本発明の第1の実施形態の確率型演算素子について図面を用いながら説明する。

【0021】

なお、本実施形態1では、信号として電圧を用いる場合について説明するが、従来例のようにパルス幅(時間)値をアナログデータ量としても同様の思想で設計・製造と駆動ができることは言うまでもない。

【0022】

図1は本実施の形態1の確率型演算素子の構成を説明する図である。図1において、1は確率型演算素子である。3は確率型演算回路である。11はカウンタである。13は入力信号であり、本実施形態1ではアナログの電圧信号である。15は揺らぎ発生器であり、後述する電圧の揺らぎを出力する。45はミキサーであり、入力信号13のアナログ出力と揺らぎ発生器15の揺らぎ電圧出力を重畳する機能を有する。47は閾値処理器であり、ミキサー45の出力を閾値処理することで2値化しパルスの出力を発生する。閾値処理器47の出力をパルスとしてカウンタ11でカウントする。

【0023】

なお、本発明の確率型演算素子は図1の構成でも適正な動作が得られるが、本発明者らはより動作を高信頼化するため、図2のように確率型演算素子を構成している。

【0024】

図2には本実施形態1の確率型演算素子の別の構成例を示している。なお同図において図1と同一物には同一番号を附記し説明を省略する。図2において46は増幅器でありミキサー45の信号レベルの劣化を補償する。49は変分検出器で

あり、閾値処理器 47 の出力パルスの立ち上がりで所定の幅のパルスを発生する機能を有し、変分検出器 49 の出力パルスをカウンタ 11 でカウントする構成としている。

【0025】

ここで、本実施形態 1 ではカウンタ 11 は例えば図 3 に示すような D フリップ・フロップを用いた非同期式リプルカウンタを用いている。なお同図において図 2 と同一物には同一番号を附記し説明を省略する。図 3 において 25 は D フリップフロップである。電圧パルス V_{pul} がカウンタ 11 に入力されると、2 進的に D_0 、 D_1 …… D_n の High 出力が切り替わっていく。このため入力されたパルス数を知ることができるのである。

【0026】

なお、本実施形態のカウンタ 11 は V_{pul} が Low から High へ変化したときにカウントが進む、いわゆるアップ・カウンタとしている。

【0027】

図 4 にはミキサー 45 の構成例を示している。本実施形態 1 のミキサー 45 はいわゆるニューロン MOS (ν MOS) と呼ばれる素子構造に類似した構造を有し、MOS トランジスタのゲート電極にキャパシタを接続した構造を基本としている。図 4 において、51 はソースフォロワ回路であり、ゲート電極の電位 (V_{FG}) に比例した電圧を出力 (V_{mix}) する特性を有する。53 は第 1 のキャパシタであり、一方がソースフォロワ回路 51 のゲート電極へ接続されている。55 は第 2 のキャパシタであり、一方がソースフォロワ回路 51 のゲート電極へ接続されている。本実施形態 1 では第 1 のキャパシタ 53 の上部電極に揺らぎ発生器 15 の電圧が入力され、第 2 のキャパシタ 55 の上部電極にデータ保持部 43 の出力が入力される構成としている。

【0028】

図 4 に示す構成のミキサー 45 が、入力された電圧を重畳する機能を有することを説明する。

【0029】

図 4 のソースフォロワ回路 51 のゲート電極の電位を V_{FG} とし、第 1 のキャパ

シタ 53 のキャパシタンスを C_1 、これへの入力電圧を V_1 、第 2 のキャパシタ 55 のキャパシタンスを C_2 、これへの入力電圧を V_2 とし、ソースフォロワ回路 51 を構成する PMOS 及び NMOS のキャパシタンスを夫々 C_P 、 C_N とすると、電荷の保存則より次式が成立する。

【0030】

【数 1】

$$Q = C_1(V_1 - V_{FG}) + C_2(V_2 - V_{FG}) = V_{FG}(C_P + C_N)$$

【0031】

ここに $C_1 = C_2$ とし、 α を次式で定義する。

【0032】

【数 2】

$$\alpha = \frac{C_1}{2C_1 + C_N + C_P} = \frac{1}{2 + \left[\frac{C_N + C_P}{C_1} \right]}$$

【0033】

式 (1) と式 (2) から次式を得る。

【0034】

【数 3】

$$V_{FG} = \alpha(V_1 + V_2)$$

【0035】

この V_{FG} に対応した V_{mix} がソースフォロワ回路の特性により出力される

。なお、本実施形態1では、ソースフォロワ回路は入力と等しい電圧を出力するように各MOSの閾値を制御しているため、 V_1 と V_2 の和に比例した出力が得られる。ここで式(2)において、 (C_N+C_P) に対して C_1 が大きい場合、すなわちMOSトランジスタのゲート容量が十分に小さい場合には、 α の値は0.5に近づき、ミキサー45は入力された電圧のほぼ平均値を出力する特性を示す。

【0036】

本実施形態1では、各電位の扱いを容易にするため、ミキサー45の出力を増幅器46により $1/\alpha$ (=約2)倍して出力させ、信号レベルの低下を補償している。これが図2において増幅器46を設けた理由である。

【0037】

次に、図5には閾値処理器27の構成を示しているが、本実施形態では例えばCMOSインバータを用いている。

【0038】

次に図6には本実施形態1の変分検出器49の回路構成の一例を示している。図6において V_{in} は閾値処理器27からの入力電圧である。 V_{in} はAND論理に直接入力される一方で、インバータにより反転した後、遅延をかけ V_{rev} としてから同様にAND論理へ入力して V_{out} を得る構成としている。

【0039】

図7には変分検出器49のより詳細な動作を示している。図の横軸は時間であり、縦軸は電圧を示している。また点線は V_{in} を、破線は V_{rev} を、実線は V_{out} を示している。 V_{in} がパルス状に変化すると、その反転かつ遅延信号である V_{rev} は図に示すように、所定の遅延時間をもって V_{in} の反転信号を出力する。その結果、これらのAND論理を演算すると、図のように、 V_{in} の立ち上がりの部分のみパルスが発生する動作を得ることができる。この変分検出器49の出力をカウンタ11においてパルス数としてカウントする。この効果は後述する実施形態において、複数の確率型演算素子からの出力パルスを1つのカウンタでカウントするとき効果的である。すなわちパルス幅が異なるパルスが出力されると、相互のパルスが重なり、正確パルスカウントできない場合が生じるが、パルス幅を規定することで相互のパルス間隔を制御すれば確実にパルス数をカウントするこ

とができるのである。

【0040】

なお、論理を例えばXNORにすれば、パルスの立ち上がり、立下りの両者でパルスを発生できるようになり、同様の機能を具現化できることは言うまでもない。

【0041】

以上のような回路構成の確率型演算素子の動作を以下説明する。

【0042】

入力信号13が入力された状態で、揺らぎ発生器15により揺らぎ電圧を発生すると、ミキサー45により揺らぎが重畳された出力が発生する。これを閾値処理器47により閾値処理することでHighまたはLowが出力される。

【0043】

図8には、実施形態1の確率型演算素子の動作の一例として、揺らぎ電圧出力を重畳したミキサー45の出力を増幅した増幅器46の出力を示している。このような波形に対し、閾値処理器47の閾値処理を図示するように例えば0.5[V]としたときの出力を図9に示す。本実施形態1では閾値処理器がインバータであるため、重畳信号が閾値より下になったときにパルスが発生している。図示しないが、この閾値処理器出力を先の変分検出器49へ入力することで、パルスの立ち上がりのみで等しい幅のパルスを発生することができ、安定してカウンタ11でパルスをカウントすることができる。

【0044】

以上のように、本実施形態1の確率型演算素子では、入力信号13の電圧レベルによりパルス発生の確率が変化するので、電圧レベルの高低をパルス数として確率的に取得することができる。

【0045】

なお本発明の確率型演算回路においては、その動作を決定する重要なパラメータとして、(1)揺らぎの種類、(2)揺らぎの振幅、(3)閾値の値が挙げられる。

【0046】

従来技術例では、これらの相関が試行錯誤的であり、結果として素子動作の信頼性を欠いてしまっていた。

【0047】

本発明者らは、以下に説明するように、上記確率型演算素子において、線形な確率演算を実行できる最適なカオスの種類と、そのときの各パラメータの最適値を一意的に決定できることを見出した。この指針により、数学的な動作の裏づけが得られるだけでなく、最も効率的なパルス発生条件において素子を駆動できるものである。

【0048】

以下、まず線形動作を得る原理について説明した後、最適な駆動法について説明する。

【0049】

まず、確率動作に対する解釈であるが、確率動作を繰り返し、例えば非常に大きい回数（10万、100万回など）の動作を繰り返せば、その解は徐々に厳密解に漸近すると考えてよい。

【0050】

まず、従来例に見られたロジスティック・カオスについて、無限回のカオス発生を行った場合のヒストグラム（すなわち発生確率）は次の式で与えられる。

【0051】

【数4】

$$\rho(x) = \frac{1}{\pi \sqrt{x(1-x)}}$$

【0052】

この式から、ヒストグラムは均一ではなく、ある閾値を設けたときにそれより下から上へ横切る確率も、やはり線形とならないことが理解される。

【0053】

本発明者らはこのような特性について熟慮を重ね、図10に示すようなテント写像のカオスにおいて線形な確率発生へと漸近することを突き止めた。

【0054】

以下、これについて説明する。

【0055】

テント写像は図10に示すような写像で得られるカオスであり、次の式で定義される。

【0056】

【数5】

$$X_{n+1} = \begin{cases} 2X_n & (0 \leq X_n \leq 0.5) \\ 2(1-X_n) & (0.5 \leq X_n \leq 1) \end{cases}$$

【0057】

図10において横軸の X_n はある時(回数= n)の時の値であり、 X_{n+1} はその次に発生されるカオスの値である。図2に示すように、 $X_n = 0.5$ の時に $X_{n+1} = 1$ となる三角形(テント型)の写像であるため、テント写像と呼ばれている。

【0058】

このテント写像においては、ヒストグラムが全ての領域で均一に1であることが、例えばChaos in Dynamical Systems (E. Ott, Cambridge U. Press) p. 31の式(2.9)に記載されている。すなわち、長時間このカオスを観察すると、0から1の間の任意の数字が発生する確率は全て等しいことが証明されている。

【0059】

このテント写像のカオスを用いることにより、先に説明したパルス発生が線形に変化することを以下、説明する。

【0060】

図11は、パルス発生の確率を説明する図である。上述のように、本実施形態

ではパルス発生を閾値より上から下へ遷移したときに発生するとしているので、図 11 においては閾値を T_R とするとき、 X_n が a の領域（すなわち T_R より大きい領域）にあり、且つ X_{n+1} が b の領域（すなわち T_R より小さい領域）にある時にパルスが発生することとなる。これらを満たす領域は図 3 に "A" で示した領域であり、写像の線に注意すると、パルス発生が生じる X_n の値は図の X_p の幅に入力があるときであると理解できる。

【0061】

ここでテント写像においては、全ての値の発生確率が均一であることから、パルス発生確率 P は次の式で与えられる。

【0062】

$$P = X_p / 1 = X_p \quad \dots (6)$$

なお、 T_R をより大きくしていくと、図 11 に示すように、 $y = 2 - 2x$ と $y = x$ の交点、すなわち $x = 2/3$ で領域に変化が起こることが理解される。すなわち図 11 (a) は $T_R \leq 2/3$ の場合の X_p の範囲であり、図 11 (b) は $T_R \geq 2/3$ の場合の X_p の範囲を示しているが、以上をまとめると次式のようになる。

【0063】

【数6】

$$P = \begin{cases} T_R/2 & (0 \leq T_R \leq 2/3) \\ 1 - T_R & (2/3 \leq T_R \leq 1) \end{cases}$$

【0064】

以下、この（数6）を式（7）という。

【0065】

式（7）について $0 \leq T_R \leq 1$ の領域で P の値を計算した結果を図 12 に示す。

【0066】

図 12 より $T_R = 2/3$ のときにパルス発生確率は最大の $1/3$ となり、且つ

$T_R = 0$ または 1 のとき確率は最小の 0 となることが理解される。

【0067】

ここで、閾値の実際の値を T 、上述の差分データの値を V ($V_{\min} \leq V \leq V_{\max}$) とし、カオス揺らぎを w ($0 \leq w \leq w_{\max}$) として定義する。図 13 にはこれらのパラメータの値の相関を図示している。カオス揺らぎは $0 \leq w \leq w_{\max}$ の範囲で発生するので先の図 11 の T_R は次式で与えられることとなる。

【0068】

【数 7】

$$T_R = (T - V) / w_{\max}$$

【0069】

以下、この(数 7) を式 (8) という。

【0070】

ここで、差分データ V が V_{\min} の時パルス発生確率 P が最大となり、 $V = V_{\max}$ であるとき P が最小となり、しかも $V_{\min} \sim V_{\max}$ の範囲で線形であるためには図 12 から次の式のいずれかが成立しなければならない。

【0071】

【数 8】

$$\begin{cases} 0 \leq T_R(V_{\max}) \leq T_R(V_{\min}) \leq \frac{2}{3} \\ \frac{2}{3} \leq T_R(V_{\min}) \leq T_R(V_{\max}) \leq 1 \end{cases}$$

【0072】

以下、この(数 8) を式 (9) という。

【0073】

ここで式 (8) を用いると次式を得る。

【0074】

【数 9】

$$\begin{cases} 0 \leq \frac{T - V_{\max}}{w_{\max}} \leq \frac{T - V_{\min}}{w_{\max}} \leq \frac{2}{3} \\ \frac{2}{3} \leq \frac{T - V_{\min}}{w_{\max}} \leq \frac{T - V_{\max}}{w_{\max}} \leq 1 \end{cases}$$

【0075】

以下、この（数9）を式（10）という。

【0076】

ここで $V_{\min} < V_{\max}$ であることを考えると式（10）の第2式は解が存在しない。（この式は、 V_{\max} でパルス数が最大、 V_{\min} で最小となる場合の解となる）

すなわち本実施形態の確率型演算素子においては、 T_R は 0 以上 $2/3$ 以下と範囲が決定される。このときのパルス発生確率は式（7）より一意的に $P = T_R/2$ で計算できる。

【0077】

ここでパルス発生確率差： η を $\eta = P(V_{\min}) - P(V_{\max})$ で定義するとこれらの検討結果より、

【0078】

【数10】

$$\eta = P_{\max} - P_{\min} = \frac{V_{\max} - V_{\min}}{2w_{\max}}$$

【0079】

以下、この（数10）を式（11）という。

【0080】

すなわち、入力信号の振幅と揺らぎ信号の最大値の比でパルス発生確率差が決まることが理解される。

【0081】

またこの式から、特に入力信号が微弱な変動しか得られない場合における本素子の検出特性の良好性を示すことができる。例えば100MHzの周波数でカオス揺らぎを1秒間発生し、外部から与える w_{\max} を例えば1[V]とすると、例えば、 $V_{\max}-V_{\min}=1[\text{mV}]$ といった微弱な信号差でも $\eta=5\cdot 10^{-5}$ でありパルス数の差としては $5\cdot 10^{-5}\times 10^9=5$ 万パルスであり非常に大きな差として検出できることが分かる。

【0082】

また式(10)の第1式より次の関係が成立する。

【0083】

【数11】

$$w_{\max} \geq \frac{3}{2}(T - V_{\min})$$

【0084】

以下、この(数11)を式(12)という。

【0085】

【数12】

$$T \geq V_{\max}$$

【0086】

以下、この(数12)を式(13)という。

【0087】

まず式(13)より、閾値 T は入力信号の最大値 V_{\max} 以上の値に設定しなければならない。同時に式(12)より、揺らぎ信号の最大値は(閾値-入力信号の最小値 V_{\min})の1.5倍以上に設定しなければならない。

【0088】

以上のように入力信号 V_{\max} 、 V_{\min} の特性に応じて、閾値 T を決定でき、さら

に加えるべきカオス揺らぎの振幅を決定できることが明らかとなった。

【0089】

諸パラメータを本発明者らが見出した手法で決定することで、パルス発生確率が線形であることが数学的に立証できる確率型演算素子を提供することができる。

【0090】

このことは本素子のような確率的動作をする素子にとっては極めて重要なことであり、素子動作の信頼性を極めて向上できるものである。

【0091】

以上のように、本発明者らの確率型演算素子によれば、カオスとしてテント写像カオスを用いることでカオス発生ヒストグラムを均一にできるのみならず、その確率を数学的に導出でき、且つその確率を線形に変化させるべきパラメータの設定手順が極めて明瞭になった。従来例の確率型演算素子はパルス数とマッチング結果の相関には何の根拠も無かった（むしろ非線形であった）のに対し、テント写像のカオスにより駆動することで、極めて信頼性が高くまた演算制度も高い素子を提供できるものである。

【0092】

なお、本実施形態1ではカウンタとしてアップカウンタの場合を考えたがダウンカウンタを用いても、すなわち閾値より下から上へ遷移する数を数えても全く同様の確率式が得られる。

【0093】

また、確率型演算回路5の出力部にさらにスイッチを設け、これをOn/Offさせることでパルス発生を制御しても良い。この場合、パルス発生は閾値より重畳信号が低ければよいので、確率はより簡単に導くことができるが、同様に線形な特性を示す。

【0094】

またパルス発生のカウントも特に今回のような厳密なカウンタを用いる必要はなく、パルスを電荷とみなし、例えばキャパシタへ充電させ、キャパシタ両端の電位を検出するなどしてもよい。

【0095】

またミキサーについても今回のような ν MOS型の構造である必要はなく、アナログ波形を重畳できる機能であれば同様のものを用いてよい。

(実施の形態2)

本実施形態2の確率型演算素子は、実施形態1の確率型演算素子において、さらに最もパルス発生確率差： η が最大とできる確率型演算素子を提供するものである。

【0096】

実施形態1の検討から図12及び式(10)の第1式より、 η が最大となるのは、 $V=V_{\min}$ で $T_R=2/3$ であり、 $V=V_{\max}$ で $T_R=0$ である場合である。

【0097】

このことから次の式が成立する。

【0098】

$$T=V_{\max} \quad \dots (14)$$

$$w_{\max}=1.5 (T-V_{\min}) \quad \dots (15)$$

これら2式より

$$w_{\max}=1.5 (V_{\max}-V_{\min}) \quad \dots (16)$$

このとき、式(11)で表される η は次式となる。

【0099】

$$\eta = (w_{\max} \cdot 2/3) / (2w_{\max}) = 1/3 \quad \dots (17)$$

以上のことから次のことが明らかとなった。

【0100】

本発明の確率型演算素子において、入力信号が最大のときにパルス発生確率が最小となり、入力信号が最小のときにパルス発生確率が最大となり、且つ入力信号に対して発生確率が線形に変化する確率型演算素子において、最大のパルス発生確率差を提供できる確率型演算素子は以下のように一意的に諸パラメータを決定できる。

【0101】

すなわち、閾値 T は入力信号の最大値 V_{\max} と同じ値に設定する。揺らぎ信号の

最大振幅は入力信号の振幅の1.5倍に設定する。このときの η は1/3で最大となる。

【0102】

以上、本発明の第2の実施形態の確率型演算素子は、最もパルス発生差が大きい検出感度の高い確率型演算素子を入力信号の特性のみで決定でき、信号感度が高いだけでなく信頼性も極めて向上された確率型演算素子を提供できるものである。

(実施の形態3)

本実施形態3の確率型演算素子は、実施形態1の確率型演算素子において、入力信号が最小のときにパルス発生が最小となり、入力信号が最大の時にパルス発生が最大となる確率型演算素子を提供するものである。

【0103】

この場合は実施形態1の式(9)、式(10)において V_{\min} と V_{\max} を入れ替えたものと同様になるので、次の式が成立する。

【0104】

$$2/3 \leq T_R \leq 1 \quad \dots (18)$$

$$P = 1 - T_R \quad \dots (19)$$

よって $0 \leq P \leq 1/3$ となり、最大パルス発生確率は実施形態2と等しくなる。また次の式が成立する。

【0105】

$$2/3 \leq (T - V_{\max})/w_{\max} \leq (T - V_{\min})/w_{\max} \leq 1 \quad \dots (20)$$

これらの式より

$$(2/3 \cdot w_{\max} + V_{\max}) \leq T \leq (w_{\max} + V_{\min}) \quad \dots (21)$$

式(21)を満たす w_{\max} と T を決定すればよい。

【0106】

さらに最大効率を得るには

$$(2/3 \cdot w_{\max} + V_{\max}) = T = (w_{\max} + V_{\min}) \quad \dots (22)$$

であるので

$$w_{\max} = 3(V_{\max} - V_{\min}) \quad \dots (23)$$

且つ

$$T = 3V_{\max} + 4V_{\min} \quad \dots (24)$$

以上のように、式(23)、式(24)に従って入力信号に従ってカオス振幅と閾値を決定すれば最大のパルス発生差を得ることができる。

(実施の形態4)

本実施形態4の確率型演算素子は実施形態1～3の確率型演算素子とは閾値処理器の構成が異なっている。

【0107】

図14には本実施形態4の確率型演算素子の閾値処理器27の回路構成を示しているが、インバータを2段接続した構成となっている。

【0108】

図15、図16は本実施形態4の確率型演算素子の動作を説明する図である。図15のようなミキサー出力と閾値の関係において、閾値処理器の出力は図16のようになる。実施形態1～3の確率型演算素子との違いは、本実施形態4では、パルスの立ち上がりが閾値の下から上へ揺らぎが横切ったときに発生する点である。これはインバータが2段に増えて、特性が反転したためである。

【0109】

図17にはこのようなパルス発生特性の場合のパルス発生確率を説明する図である。

【0110】

図11の時の説明と異なる点は、 X_n が T_R 以下の領域から X_{n+1} が T_R 以上となる領域への遷移確率を求める点である。同様に T_R が2/3前後で X_p を求める式が変化する。

【0111】

$T_R \leq 2/3$ の領域では

$$P = X_p = T_R - T_R/2 = T_R/2 \quad \dots (25)$$

となり、 $T_R \geq 2/3$ の領域では

$$P = X_p = (2 - T_R) / 2 - T_R/2 = 1 - T_R \quad \dots (26)$$

これら、式(25)、式(26)を実施形態1の式(7)と比較すると、全く

同じ式となることを本発明者らは見出した。すなわち、本実施形態 4 の確率型演算素子においても実施形態 1～3 の検討・最適化の指針をそのまま適用することができるのである。

【0112】

このことは、本発明の確率型演算素子の動作の対象性を考えれば納得できるものである。本確率的演算素子では、パルス発生が閾値を横切ったときである。すなわち連続して閾値の上または下に値があるときはパルスは発生しないため、パルスが発生するには、必ずパルスが発生しない方向に横切る動作も必要となる。このため、結果としてパルス発生効率はいずれも同じとなるのである。

【0113】

以上、本実施形態 4 では閾値処理器の処理が実施形態 1～3 と反転した確率型演算素子の動作について説明したが、結論的には実施形態 1～3 と同様に扱うことができることを示した。

【0114】

なお、本確率的演算素子のその他の考えうる構成例においても同様の考え方で最適な動作を決定することができることは自明である。例えば、実施形態 3 のように、信号入力値とパルス発生数が比例するような形態も同様に動作を導くことが可能である。

【0115】

本発明の本質は、確率型演算素子において、揺らぎ信号としてテント写像のカオスを適用することにより、パルス発生確率を式で解くことを可能とし、またパルス発生確率を線形にし、さらにその効率を最大とする揺らぎ振幅と閾値を一意的に決定できることを示した点にある。この指針に従って製造された確率型演算素子は、動作の効率が高だけでなくその信頼性も高いものである。

【0116】

このため、例えばカウンタをパルスの立下りをカウントするなどの回路構成の変更は容易に類推できるものであり、自明である。

【0117】

さらに、実施形態 1～4 では、アナログ信号量として電位の場合について説明

したが、これがパルス幅であれば、同様にこれに付加すべきパルス幅揺らぎと閾値を決定することができることは言うまでもない。また信号量が電荷量であれば、これも同様に揺らぎに相当する電荷を付加し、これを例えばキャパシタに充電することで、閾値を電位として検出することもできる。これらはいずれも本発明の原理を具現化する手段でしかないことは言うまでもない。

(実施の形態 5)

以下、本発明の第 5 の実施形態の確率型演算装置について、図面を参照しながら説明する。本実施形態 5 の確率型演算装置は、実施形態 1 から 4 の確率型演算素子を用いた確率型演算装置である。

【0118】

図 18 は本実施形態 5 の確率型演算装置の構成を説明する図である。なお同図において図 2 と同一物には同一番号を附記し説明を省略する。図 18 において 61 は確率型演算装置である。63 は確率型和算回路である。7(1)、7(2)・・・7(n) は遅延回路である。なお本実施形態では確率型演算回路 3 は複数設けられ、n 個配置されている。入力信号 13 は本実施形態では n 個の値を出力しており、夫々が対応する確率型演算回路 3 へ入力されている、同様に揺らぎ発生回路 15 の出力も各確率型演算回路 3 へ入力されている。これら各確率型演算回路 3 の内部の回路構成は例えば図 2 に示したものと同様である。各確率型演算回路 3 の出力はそれぞれ遅延回路 7 へ入力され、最終的にカウンタ 11 へと接続されている。

【0119】

以上の構成の確率型演算装置について、以下その動作を説明する。

【0120】

入力信号 13 はそれぞれ所定のアナログ電圧を出力しており、これが対応する確率型演算回路 3 へ入力信号として入力される。そこで揺らぎ発生器 15 が揺らぎ電圧を発生すると実施形態 1 から 4 で説明した原理で、確率的にパルスが発生する。例えば実施形態 2 の場合であれば、入力信号 13 の値が小さいほどパルスが多く発生する。このとき、揺らぎ電圧が入力されると同時に各確率型演算回路 3 から入力信号 13 の値に応じて確率的にパルスが出力されることとなるが、こ

れらは揺らぎ信号に従ってほぼ同時に出力されることとなる。このとき、遅延回路 7 によってカウンタ 11 へ所定の間隔でパルスが到達することとなる。そこで揺らぎを繰り返し与えれば、各確率型演算回路 3 は入力信号 13 の値に相当したパルスを発生するため、結果としてカウンタ 11 は入力ベクトル 13 のアナログ信号値の総和に対応したカウント数が得られることとなる。

【0121】

以上、本実施形態 5 の確率型演算装置は、実施形態 1 から 4 の確率型演算素子を用いることでベクトルの各要素の総和を確率的にカウント数として取得できるものである。

【0122】

微小な多くのアナログ値の演算は、既存の半導体素子では演算が難しく、また電流駆動の場合が多いため、消費電力も大きくなってしまいが、本実施形態の確率型演算装置を用いることで、低消費電力でしかもデジタル出力を容易に得ることが可能となる。

(実施の形態 6)

以下、本発明の第 6 実施形態の確率型演算装置について、図面を参照しながら説明する。本実施形態 6 確率型演算装置は、実施形態 5 の確率型演算装置とパルスのカウント方法が異なるものである。

【0123】

図 19 は本実施形態 6 の確率型演算装置の構成を説明する図である。なお同図において図 18 と同一物には同一番号を附記し説明を省略する。図 19 において 65 は確率型演算装置である。66 は確率型和算回路である。67 はキャパシタである。69 は電位測定器である。

【0124】

本実施形態 6 の確率型演算装置は、確率型演算回路 3 から出力されたパルスによる電荷をキャパシタ 67 へ充電し、それによりキャパシタ両端の電位変化を電位測定器 69 により測定することで発生したパルス量の総和を検出するものである。実施形態 5 の確率型演算装置と同様に、入力ベクトルの各要素の総和を確率的に電位として検出することが可能となる。

(実施の形態 7)

以下、本発明の第 7 の実施形態の確率型演算装置について、図面を参照しながら説明する。本実施形態 7 の確率型演算装置は、2 つのベクトルの距離を演算する装置である。

【0125】

図 20 は本実施形態 7 の確率型演算装置の構成を説明する図である。なお同図において図 18 と同一物には同一番号を附記し説明を省略する。図 20 において 71 は確率型演算装置である。73 は確率型距離演算回路である。75 は参照信号であり、本実施形態 7 では n 個のアナログ信号からなる。77 (1)、77 (2)・・・77 (n) は距離演算器であり、本実施形態ではアナログ電圧の差分絶対値を出力する。

【0126】

以上の構成の確率型演算装置の動作について以下、説明する。

【0127】

本実施形態 7 の確率型演算装置は、入力信号 13 と参照信号 75 の各要素間の差分絶対値を距離演算器 77 により演算し、これを確率型和算回路 63 へ入力することでベクトル間の距離演算を実行するものである。

【0128】

図示しない配線により参照信号 75 のデータを書き込んでおき、その後入力信号 13 を入力すると、これらのベクトルの各要素の距離が距離演算器により演算され、その結果が例えば電圧値として出力される。例えば本実施形態では距離が近いほど低い電圧を出力するようにしている。これらの距離電圧出力を夫々確率型和算回路 63 へ入力し、その後揺らぎ発生器 15 によりカオス信号を入力することで、距離の総和がカウント数としてカウンタとして入力される。

【0129】

確率型和算回路 63 を例えば入力が小さいほどパルスが多く発生するようにしておけば、確率型演算装置 71 全体の動作としては、入力信号 13 のベクトルと参照信号 75 のベクトルの距離が近いほどカウンタ 11 で多くのパルスがカウントされることとなる。

【0130】

以上のように、本実施形態7の確率型演算装置は、実施形態1～4の確率型演算素子が微小なアナログ量を検出を容易に実行でき、さらに実施形態5、6の確率型演算装置がこれら微小アナログ量の総和を並列演算的に実行できるという特性を生かし、ベクトル間の距離演算を確率演算として極めて効率的に実行できる確率型演算装置を提供するものである。

【0131】

なお、確率型和算回路63は実施形態6の確率型和算回路66でも同様に動作することは言うまでもない。

(実施の形態8)

以下、本発明の第8の実施形態の確率型演算装置について、図面を参照しながら説明する。本実施形態8の確率型演算装置は、実施形態7の確率型演算装置をさらに並列配置することで、複数のベクトルマッチング演算で最小距離にあるベクトルを検出できるものである。

【0132】

図21は本実施形態8の確率型演算装置の構成を説明する図である。なお同図において図20と同一物には同一番号を附記し説明を省略する。図21において81は確率型演算装置である。17は比較器である。本実施形態ではカウンタ11の最上位ビット（例えば図3の D_n ）が比較器17に接続されている。

【0133】

本実施形態の確率型演算装置は実施形態7の確率型演算装置を並列に配置したものであり、実施形態7の確率型距離演算回路73が並列に配置されている。各確率型距離演算回路73には図示しない配線により、夫々参照信号75が書き込まれている。これら複数の参照信号ベクトルに対し、入力信号13のベクトルが入力されたとき、どのベクトルが最も距離が近いかを検出する。

【0134】

入力信号13を入力し、その後揺らぎ発生器15により揺らぎ電圧を入力すると、実施形態7で説明したように、ベクトル間の距離に近いほどカウンタ11には多くのパルスが発生される。これらのパルスを各カウンタ11はカウントして

いくが、揺らぎ電圧を入力していくと、いずれカウンタ 11 の最上位ビットが High 信号を出力する。比較器 17 はこの High 信号を検出し、どの列で High が発生したかを出力する。

【0135】

以上の動作により、入力信号ベクトルに最も距離が近い参照信号ベクトルが書き込まれた列を知ることができる。

【0136】

【発明の効果】

以上、本実施形態の確率型演算装置はベクトルマッチング演算において距離演算を実行する装置であり、特にアナログ情報を直接確率演算的に比較し、且つ繰り返し回数を大きくすることで確率演算が線形演算へと漸近し、しかも最もその効率が高くなるように製造され且つ駆動される確率型演算素子を提供するものである。

【0137】

本発明の確率型演算装置は、特に多数の要素を有する多数のベクトル間のマ距離演算の場合に特に有効であり、アナログ演算の特徴である超並列演算特性を最大限に生かし、且つ確率演算という概念を導入することで、アナログ演算が苦手とする多変数の演算を極めて効率的に実行することができるものである。

【0138】

特に本発明の確率型演算装置においては、揺らぎとして導入されるカオス信号をテント写像によるカオスとし、また確率型演算素子において閾値とカオス振幅を実施形態 1 から 4 で述べた値として投入し駆動することで、距離演算に線形性が得られ且つ高効率でパルスが得られるようになったため、素子動作の信頼性と高効率性を実現するものであり、従来のコンピュータとは異なる新概念により、高速低消費で動作する演算素子を提供でき、産業に貢献できること大なるものである。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施の形態の確率型演算素子の構成説明図

【図 2】

同実施形態 1 の確率型演算素子の別の構成例を示す図

【図 3】

同実施形態 1 のカウンタの構成を示す図

【図 4】

同実施形態 1 のミキサーの構成を示す図

【図 5】

同実施形態 1 の閾値処理器の構成を示す図

【図 6】

同実施形態 1 の変分検出器の回路構成を示す図

【図 7】

同実施形態 1 の変分検出器の動作説明図

【図 8】

同実施形態 1 のミキサー出力と閾値処理動作説明図

【図 9】

同実施形態 1 の閾値処理器の出力説明図

【図 10】

同実施形態 1 の確率型演算回路の駆動法であるテント写像カオスの説明図

【図 11】

同実施形態 1 の確率型演算素子のパルス発生確率説明図

【図 12】

同実施形態 1 の確率型演算素子のパルス発生最高確率説明図

【図 13】

同実施形態 1 の確率型演算素子の動作を規定するパラメータの相関説明図

【図 14】

本発明の第 4 の実施の形態の確率型演算素子の閾値処理器の構成説明図

【図 15】

同実施形態 4 のミキサー出力と閾値処理動作説明図

【図 16】

同実施形態 4 の閾値処理器の出力説明図

【図 17】

同実施形態 4 の確率型演算素子のパルス発生確率説明図

【図 18】

本発明の第 5 の実施の形態の確率型演算装置の構成説明図

【図 19】

本発明の第 6 の実施の形態の確率型演算装置の構成説明図

【図 20】

本発明の第 7 の実施の形態の確率型演算装置の構成説明図

【図 21】

本発明の第 8 の実施の形態の確率型演算装置の構成説明図

【図 22】

従来例の確率型演算素子の構成説明図

【図 23】

同従来例のロジスティック・カオスの写像マップ説明図

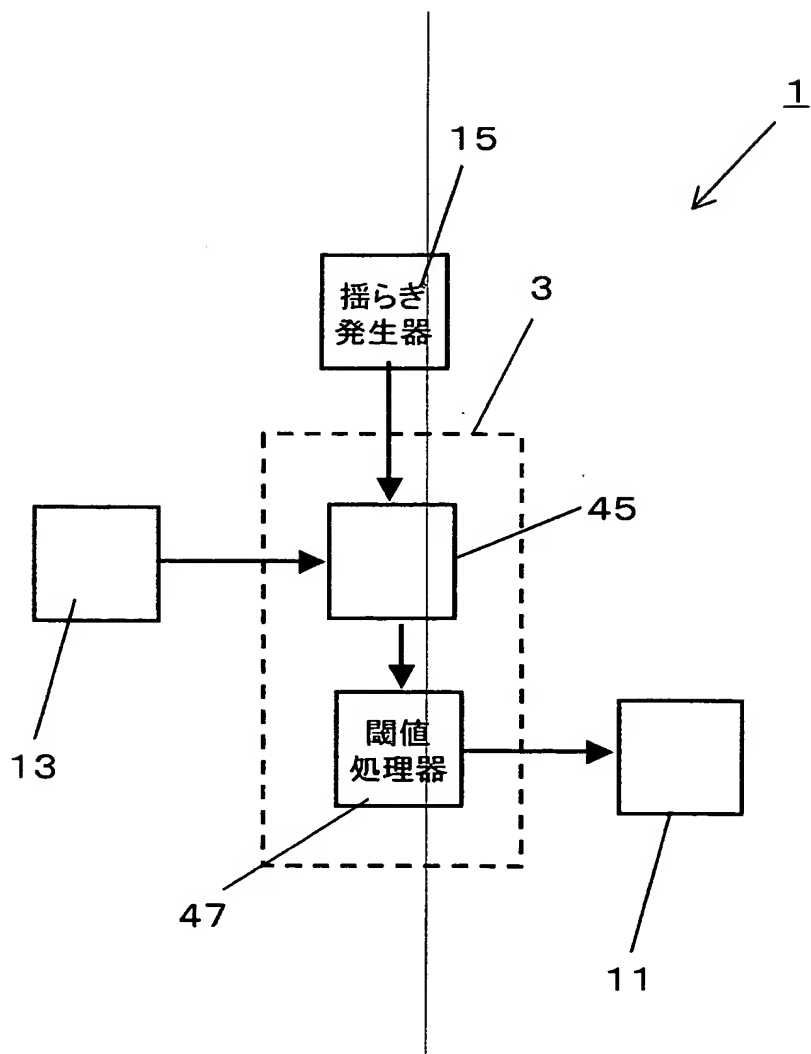
【符号の説明】

- 1 確率型演算素子
- 3 確率型演算回路
- 7 遅延回路
- 11 カウンタ
- 13 入力信号
- 15 揺らぎ発生器
- 17 比較器
- 25 Dフリップフロップ
- 45 ミキサー
- 46 増幅器
- 47 閾値処理器
- 49 変分検出器
- 51 ソースフォロワ回路

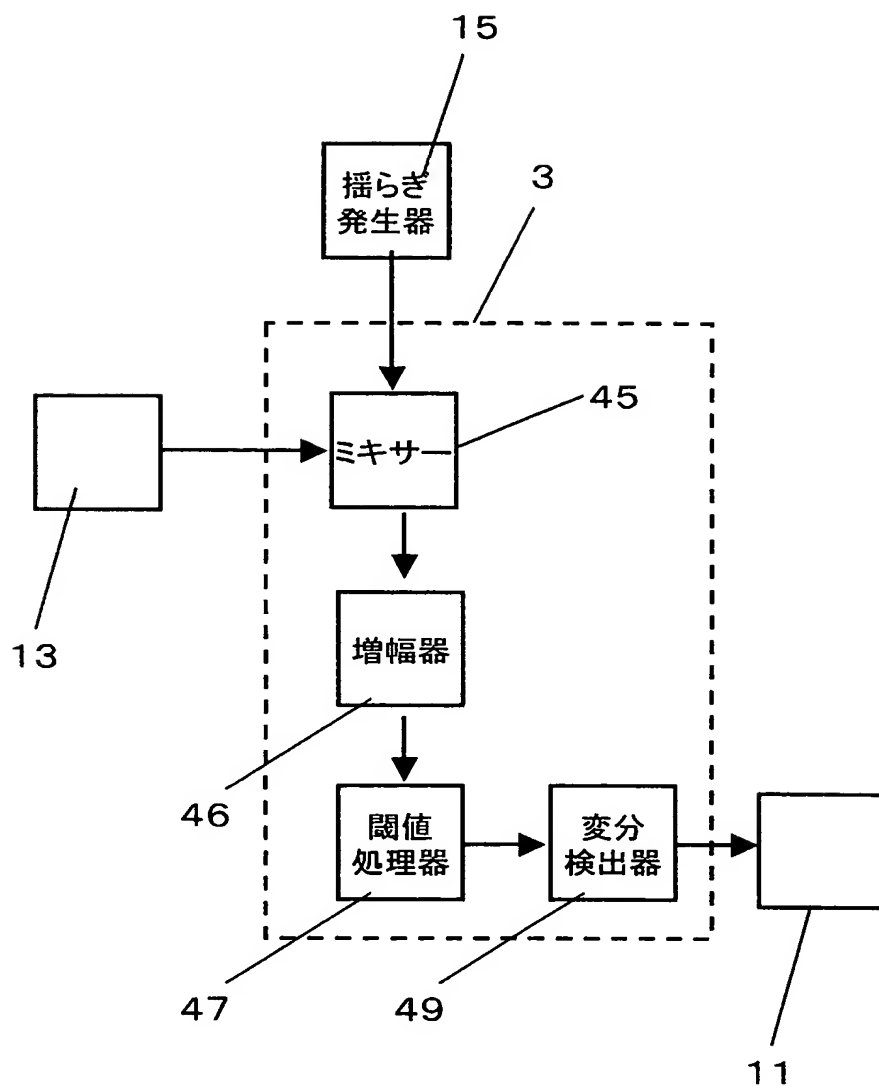
- 5 3 第 1 のキャパシタ
- 5 5 第 2 のキャパシタ
- 6 1 確率型演算装置
- 6 3 確率型和算回路
- 6 5 確率型演算装置
- 6 6 確率型和算回路
- 6 7 キャパシタ
- 6 9 電位測定器
- 7 1 確率型演算装置
- 7 3 確率型距離演算回路
- 7 5 参照信号
- 7 7 距離演算器
- 8 1 確率型演算装置

【書類名】 図面

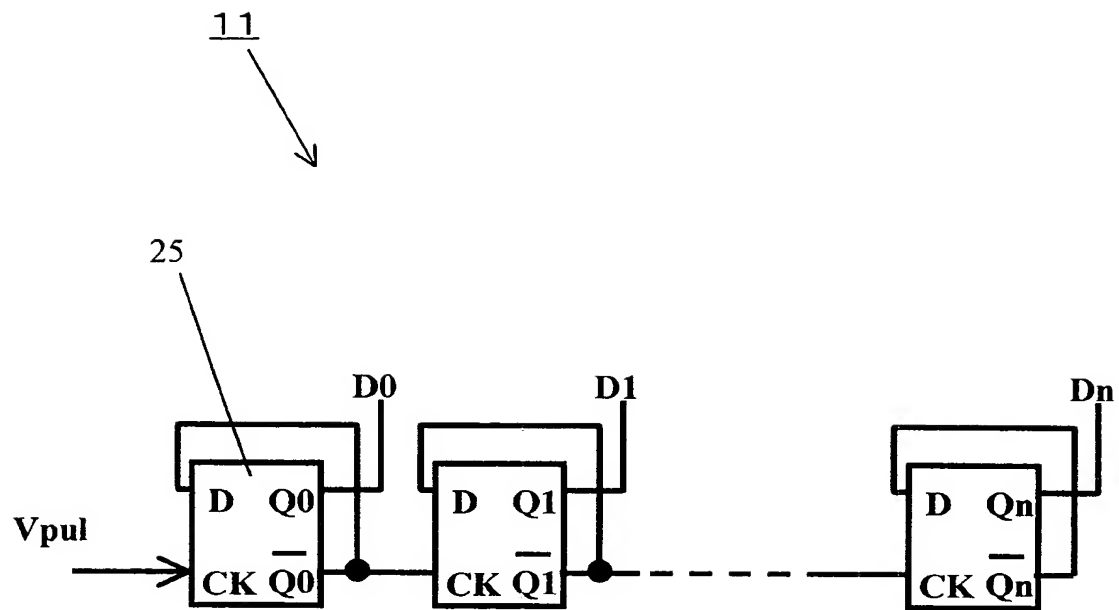
【図 1】



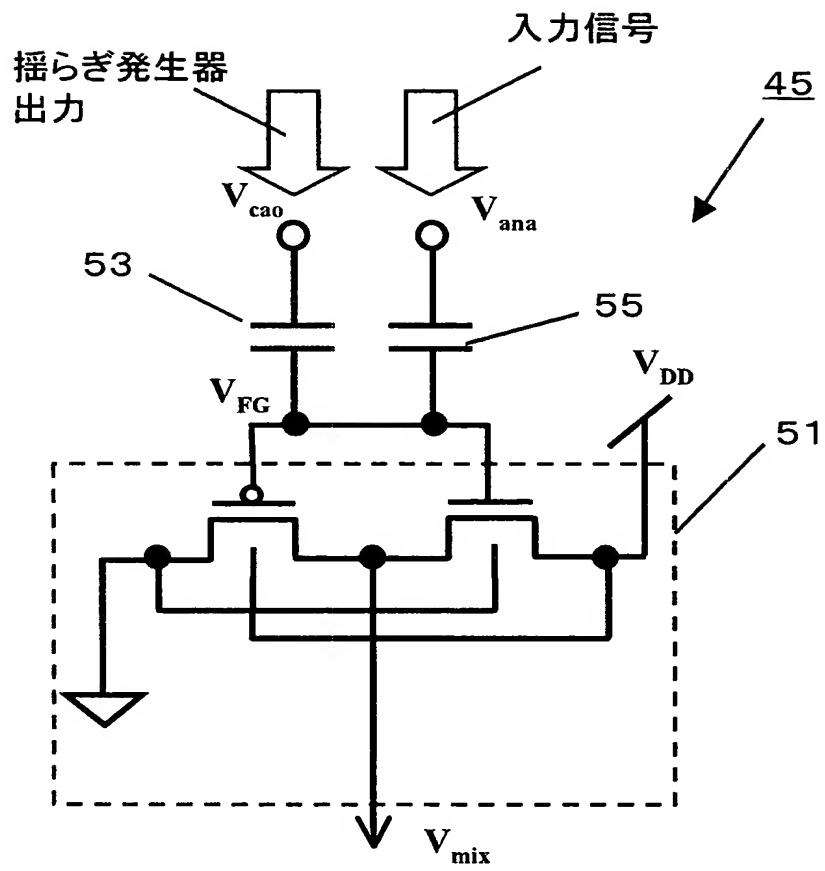
【図 2】



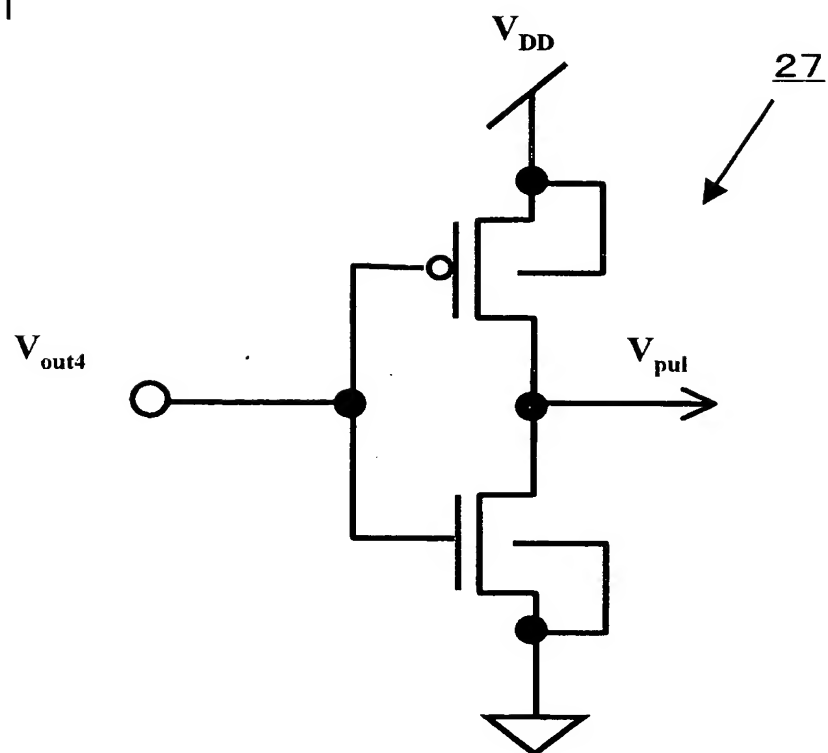
【図 3】



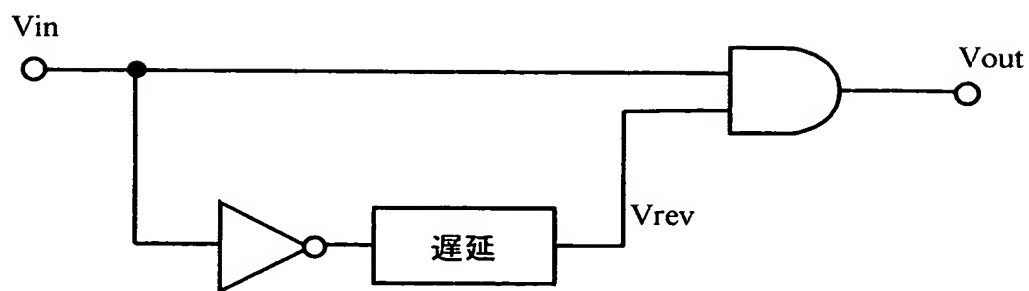
【図 4】



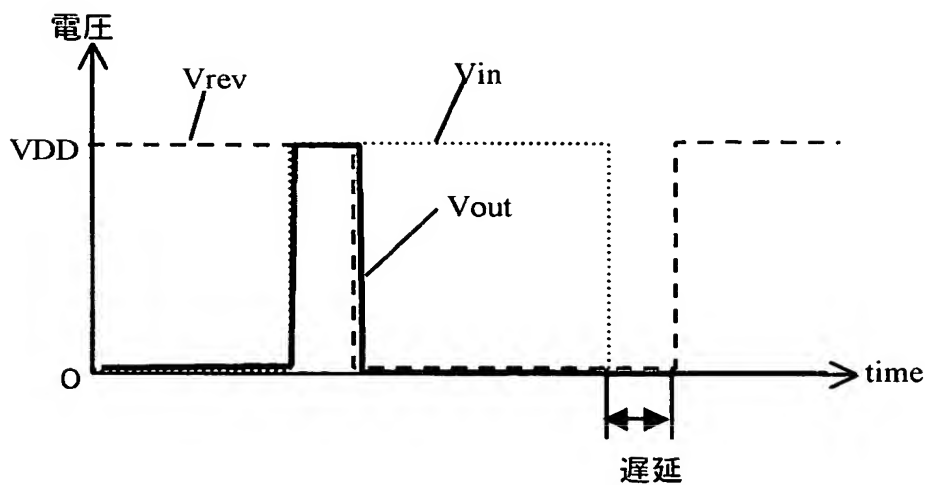
【図 5】



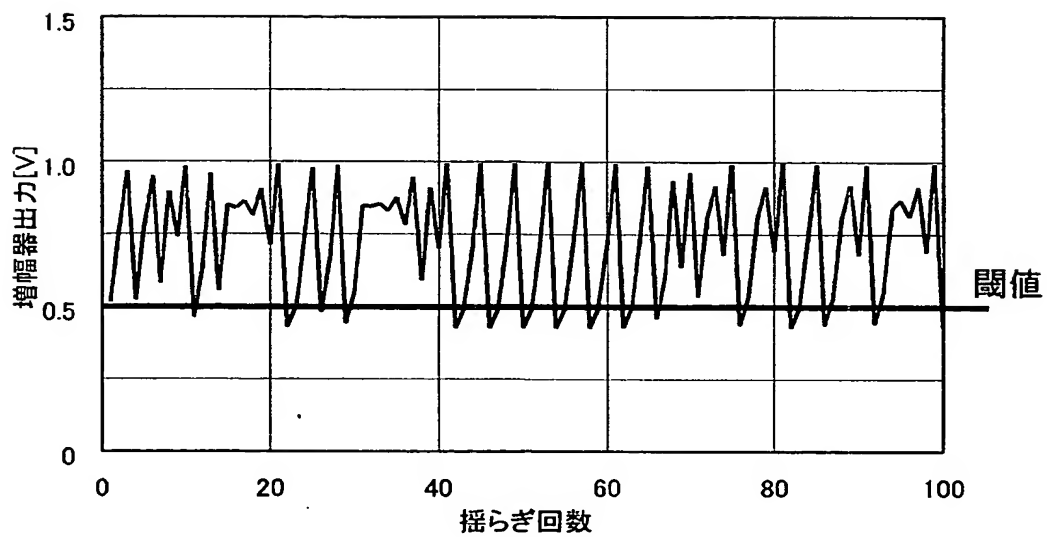
【図 6】



【図 7】



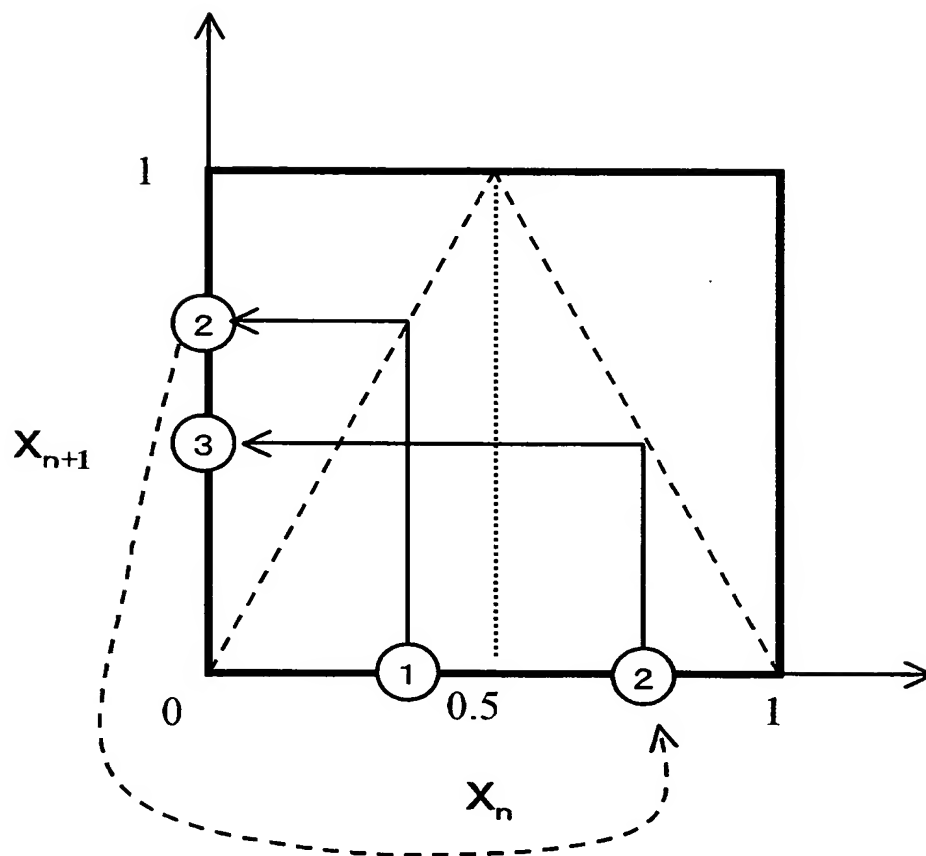
【図 8】



【図 9】

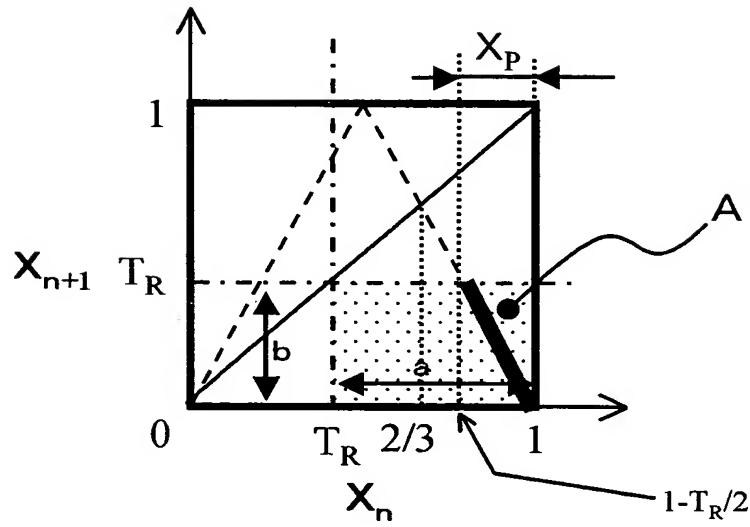


【图 10】

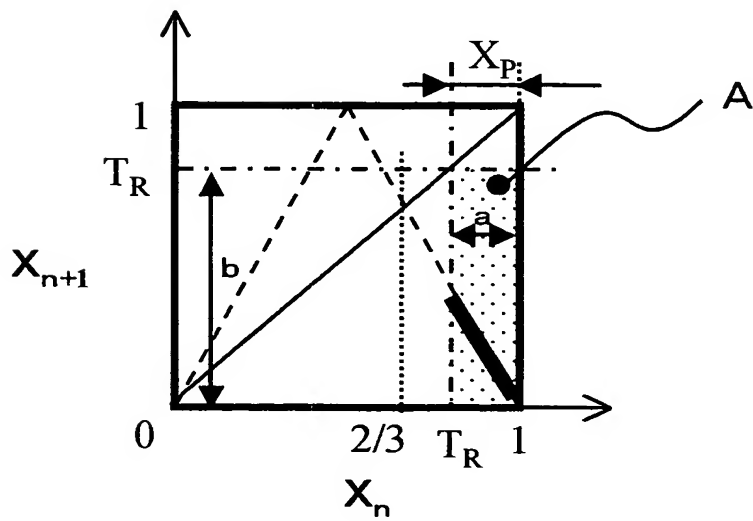


【図 11】

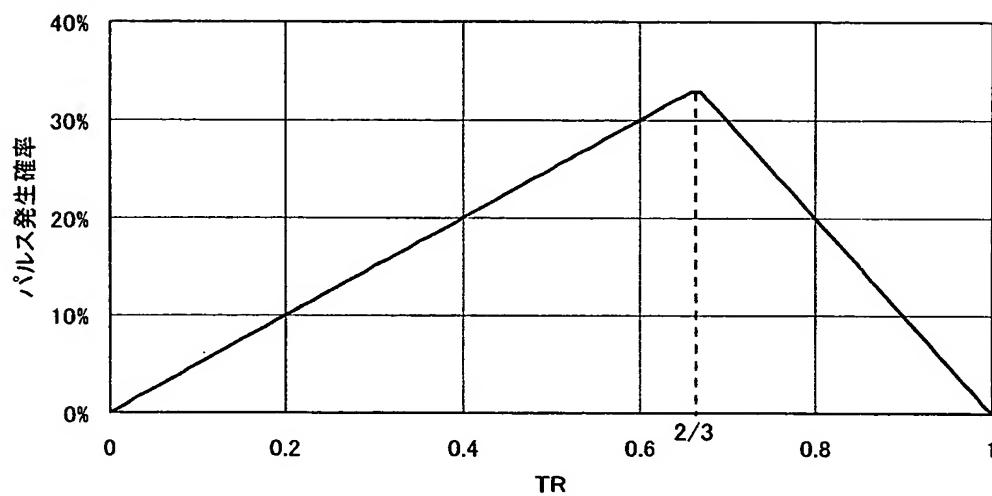
(a) $T_R \leq 2/3$



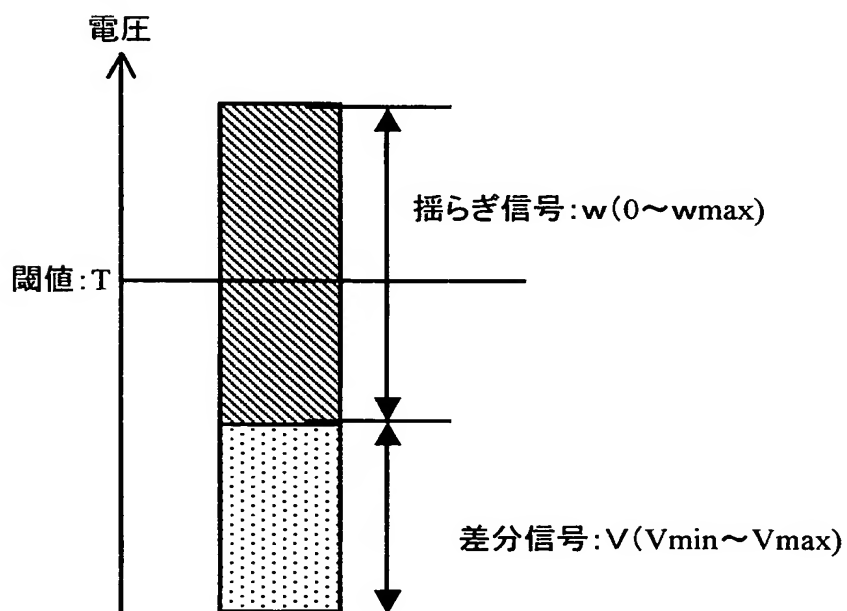
(b) $T_R \geq 2/3$



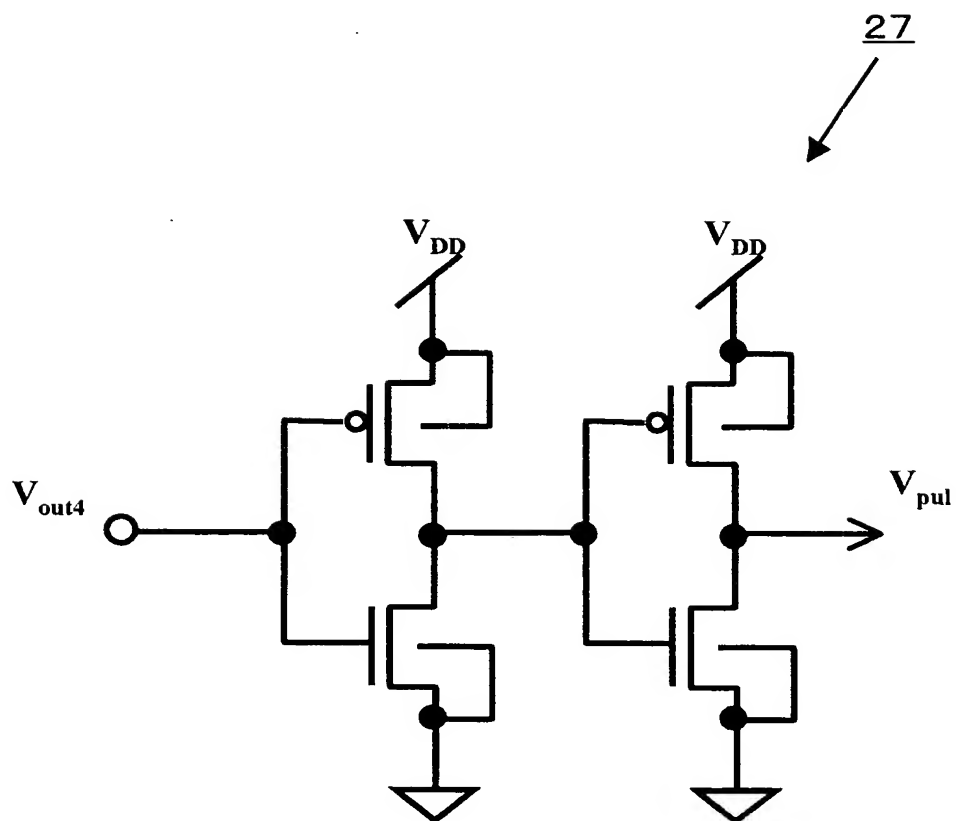
【図 12】



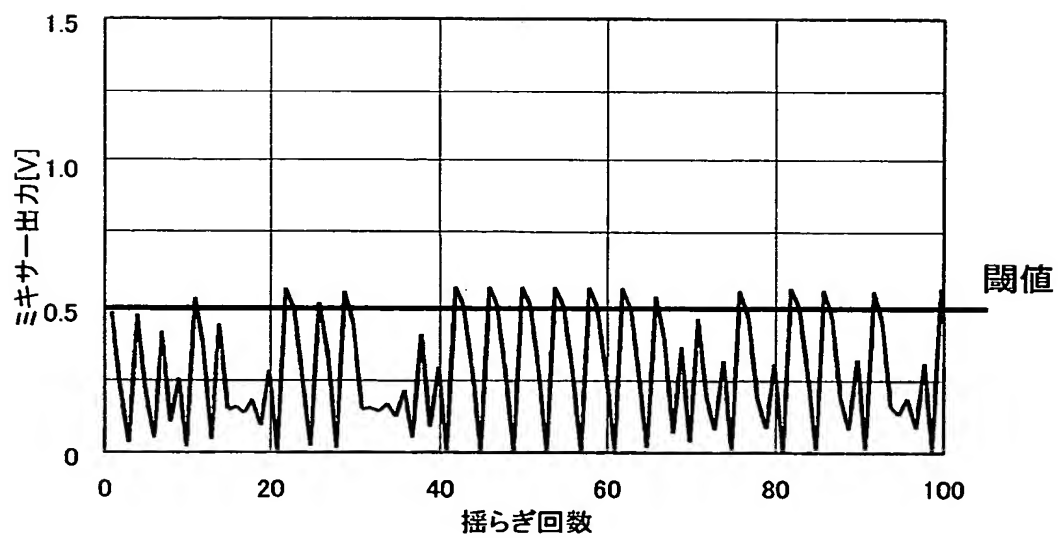
【図 13】



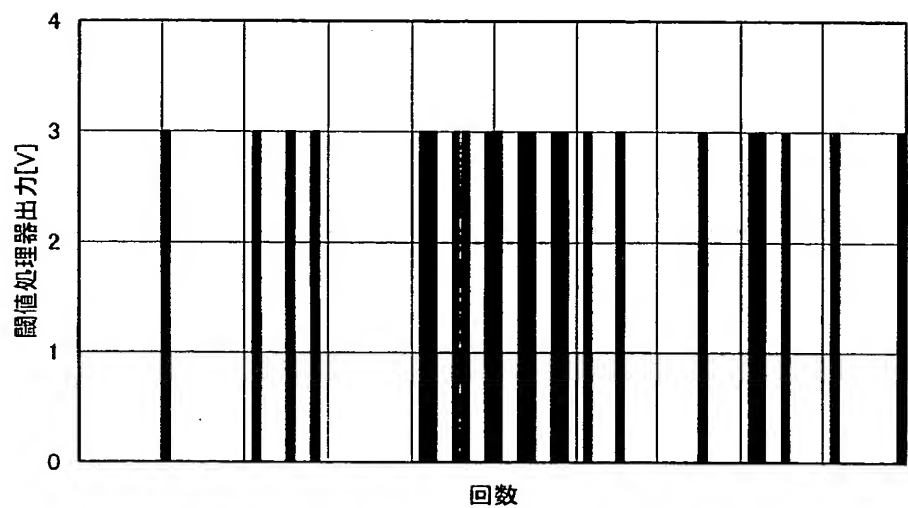
【図 14】



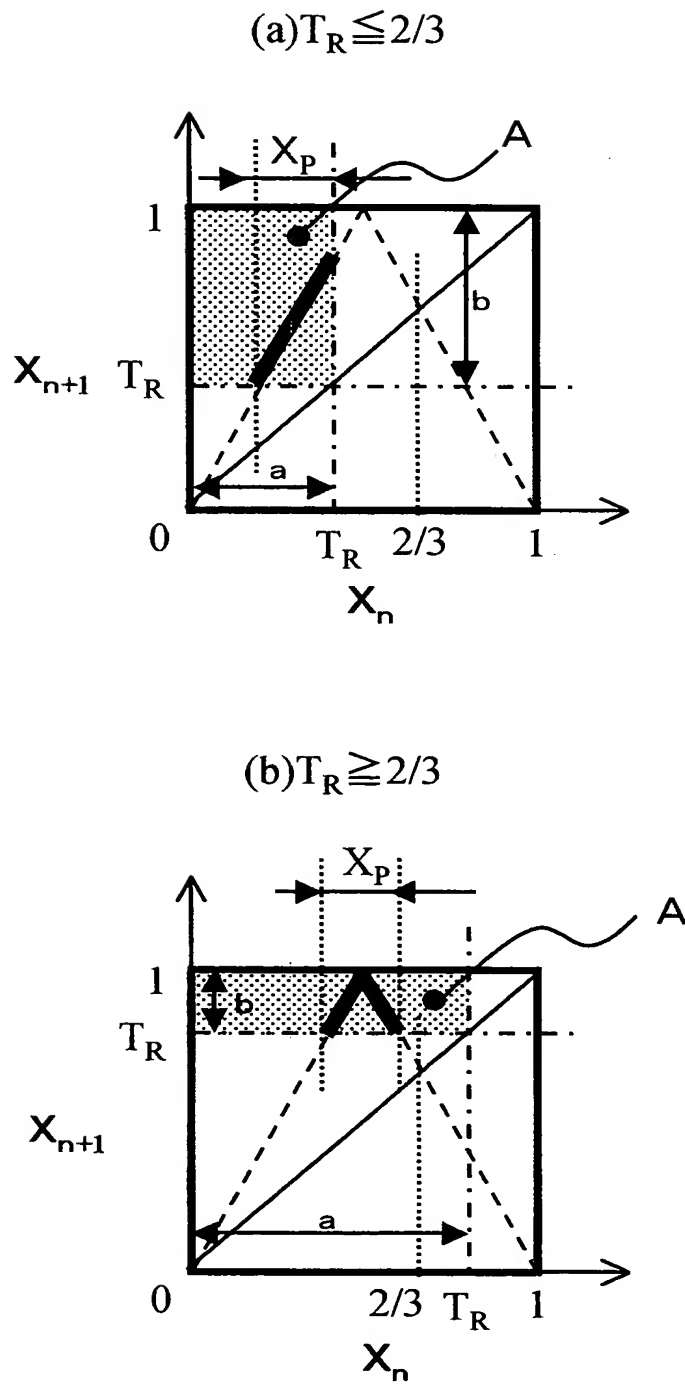
【図 15】



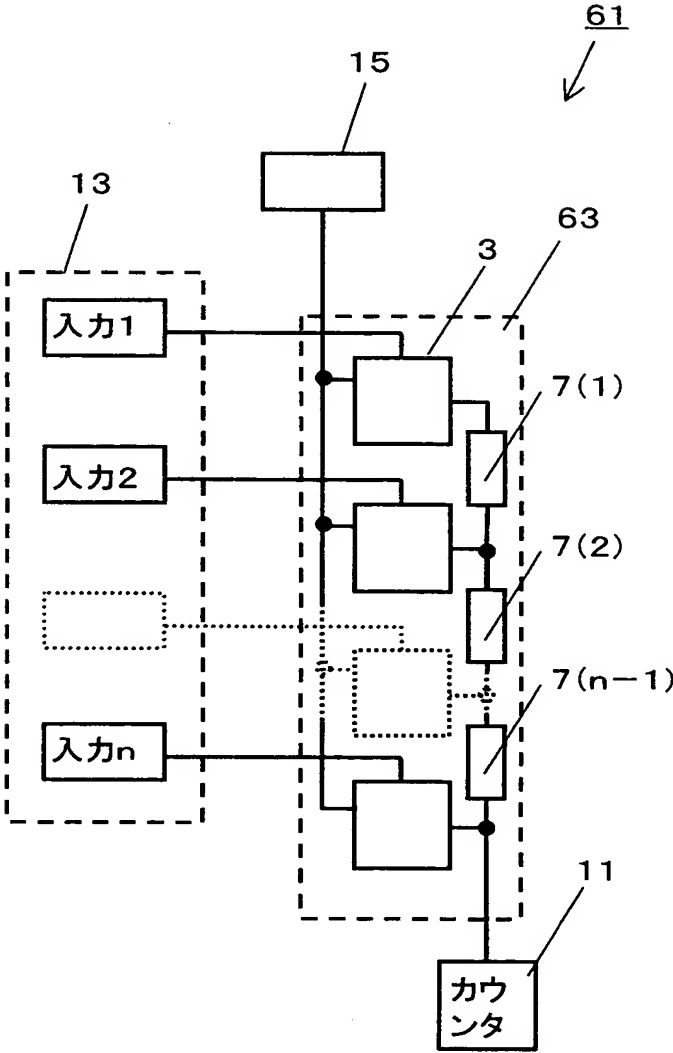
【図 16】



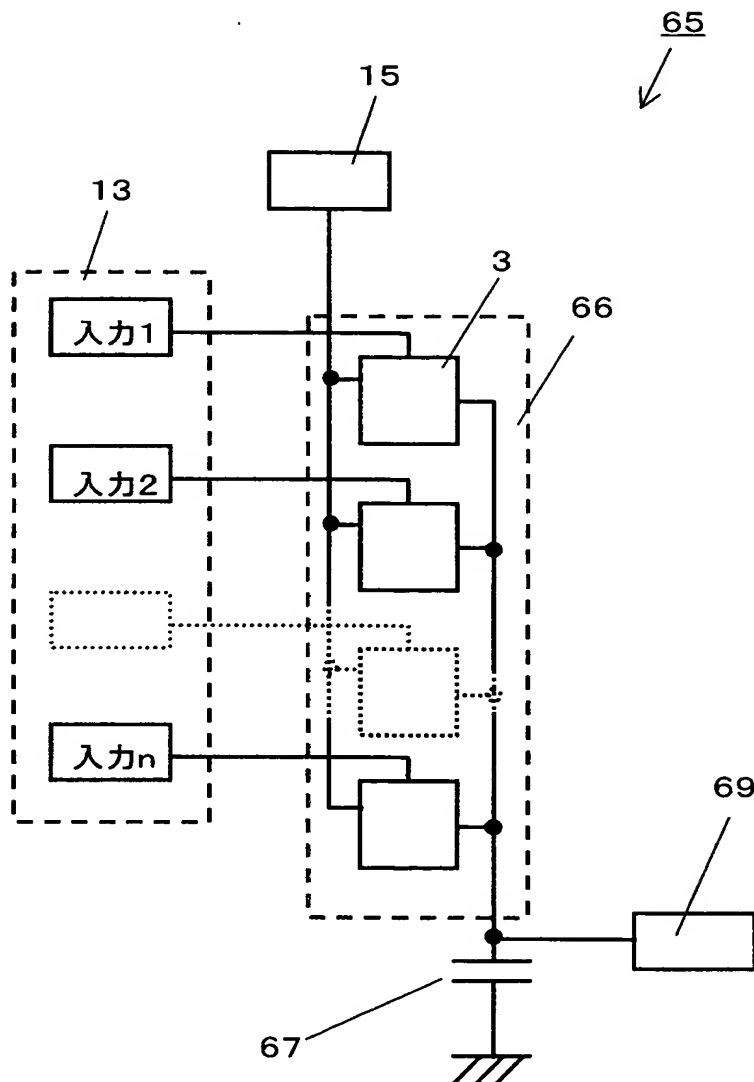
【図 17】



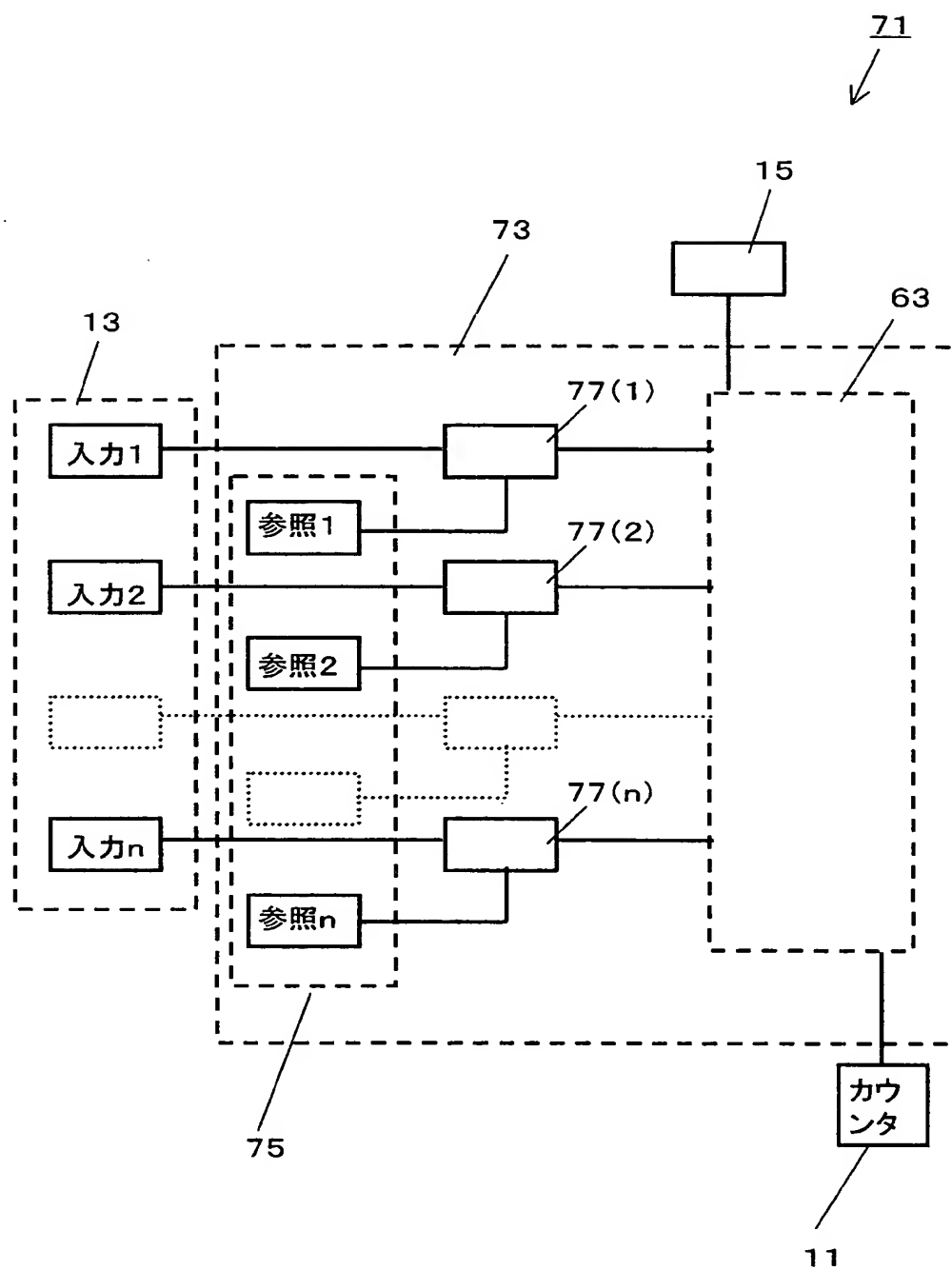
【図 18】



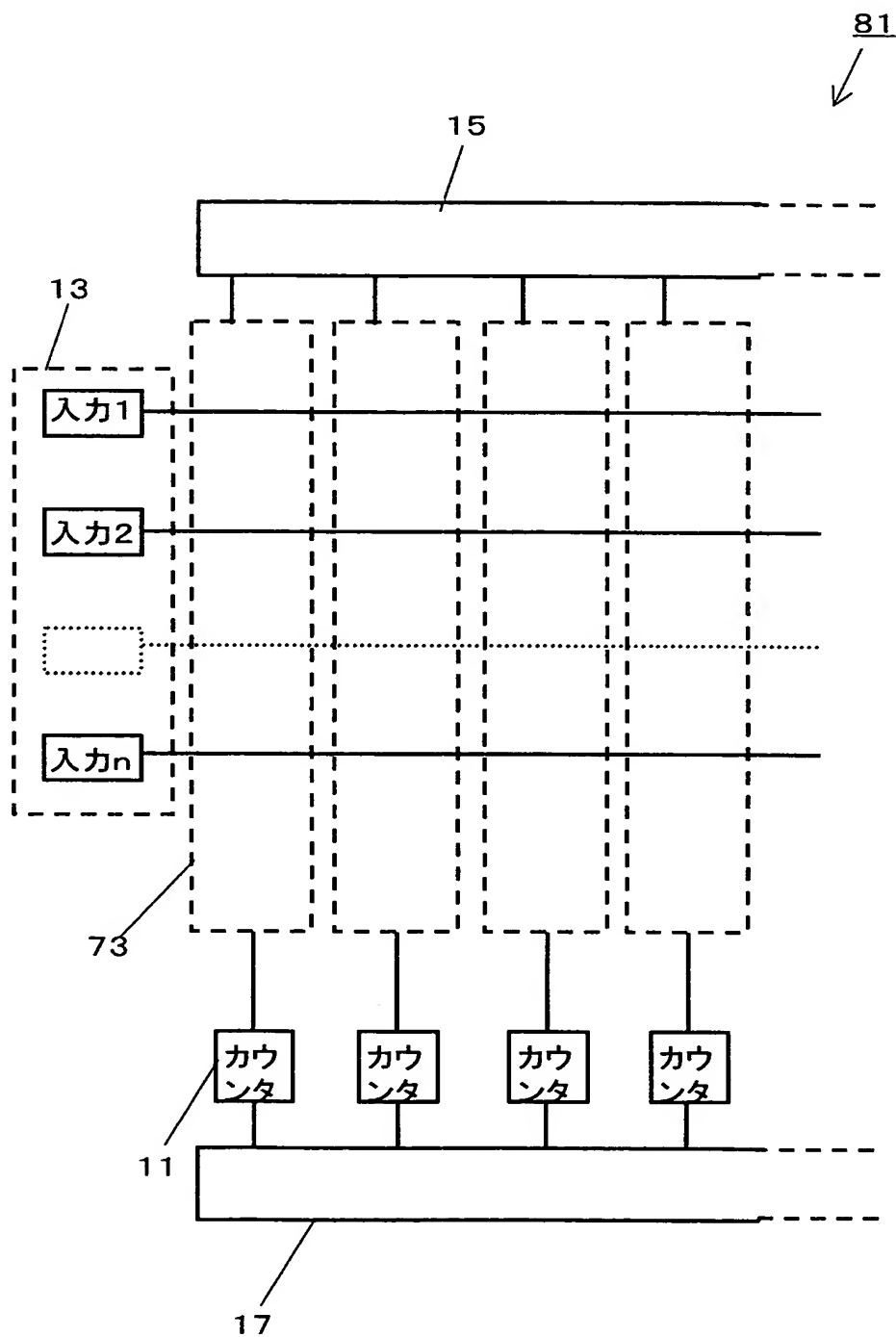
【図 19】



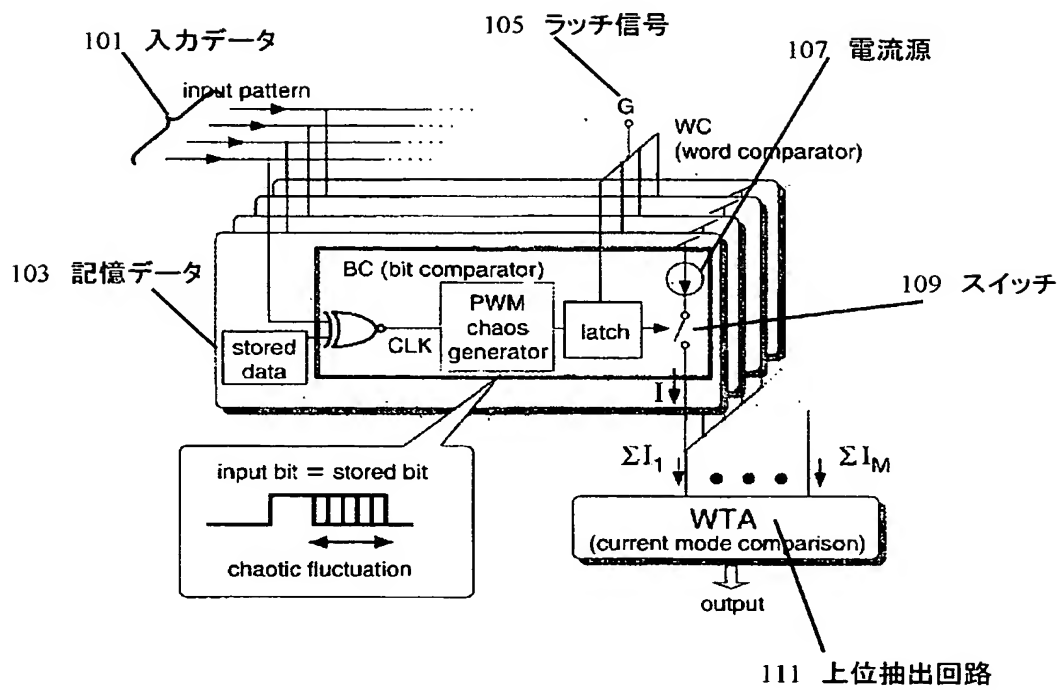
【図 20】



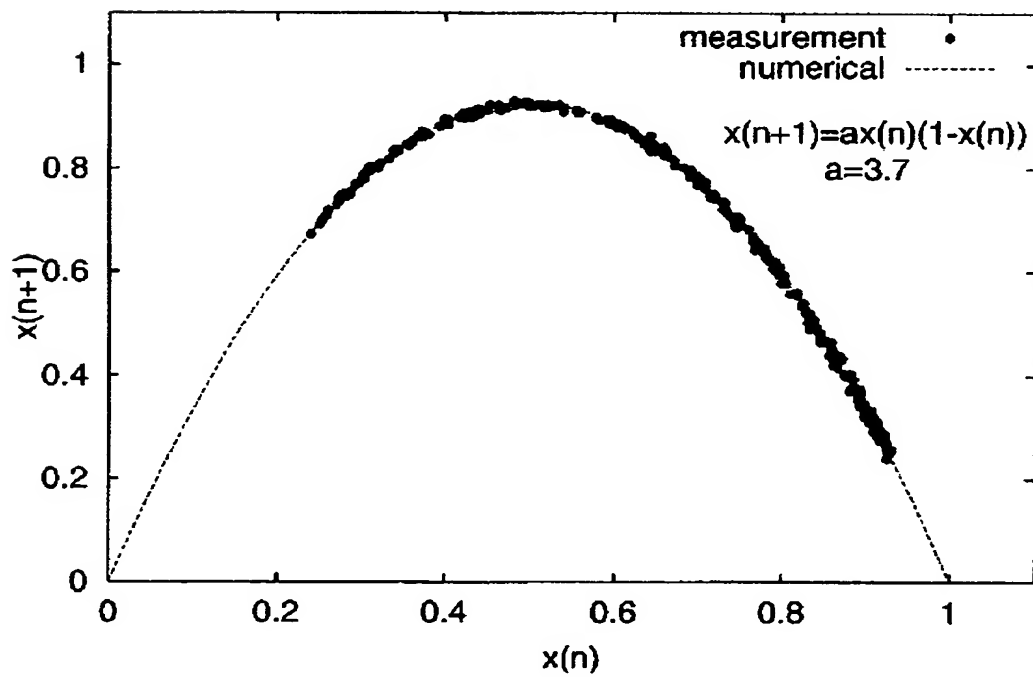
【図 21】



【図 2 2】



【図 2 3】



【書類名】 要約書

【要約】

【課題】 信号値にカオス揺らぎを重畳し、これを閾値処理することでパルスを得、そのパルスの幅や数によって演算を実行する確率型演算素子において、最適なカオスの種類及び振幅、及び最適な閾値を与える設計指針とこれに基づく駆動方法を提供する。

【解決手段】 重畳されるカオスは最大振幅が w_{\max} のテント写像のカオスであり、入力される信号の最大値を V_{\max} 、最小値を V_{\min} とすると、閾値処理を実行する閾値 T は V_{\max} と等しくし、且つ w_{\max} は $(V_{\max} - V_{\min})$ の値の1.5倍以上とすることにより、線形且つ最大のパルス発生効率を得ることができる。

【選択図】 図 1 1

特願 2 0 0 2 - 3 2 2 2 4 6

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社